

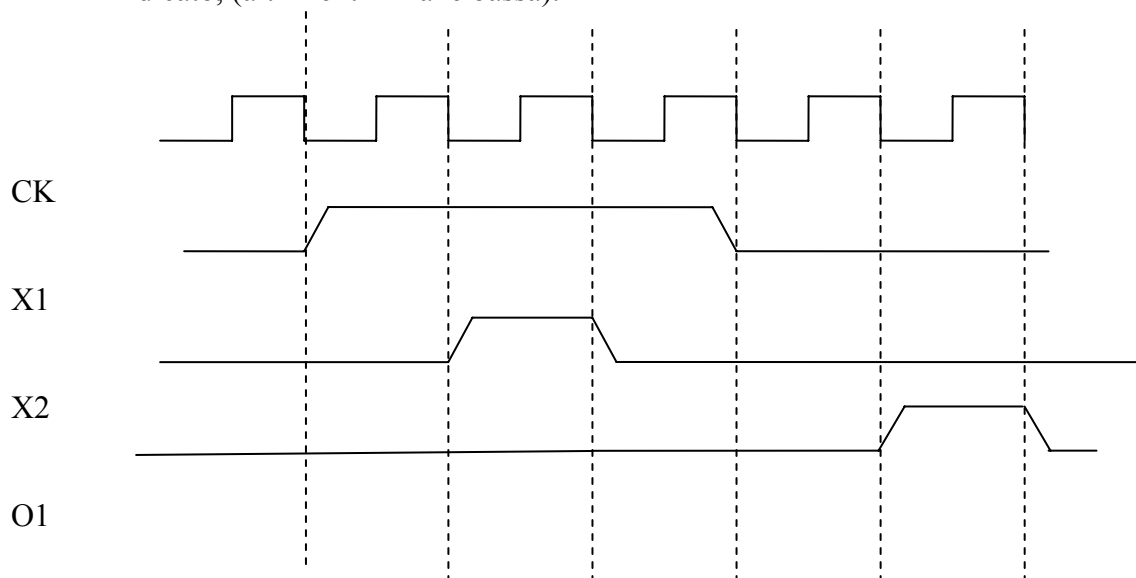
---

**Chi comunica per qualsiasi motivo con altri candidati subisce una penalizzazione di 10 punti al primo richiamo e viene escluso dalla prova al secondo richiamo.**

**L'eventuale evidenza di risposte in parte o in tutto copiate da altri candidati determina automaticamente l'annullamento dell'esame.**

**Tempo: 2h:20'**

1. Si specifichi con un diagramma ASM una macchina a stati sincrona che riceve in ingresso due segnali X1 e X2 e produce in uscita un segnale O1. Quando i due segnali X1 e X2 seguono la forma d'onda illustrata in figura, l'uscita si comporta come indicato, (altrimenti rimane bassa).



2. Si sintetizzi a livello di gate l'unità specificata al punto 1. Si richiede lo schema completo di tutti i collegamenti.  
*Suggerimento: utilizzare la tavola di transizione degli stati senza usare le mappe di Karnaugh, oppure utilizzare le mappe di Karnaugh compresse viste a lezione. (In quest'ultimo caso la valutazione del progetto è maggiore.)*
3. Si progetti una architettura a microprocessore dotata di **bus dati a 16 bit**, bus indirizzi a 16 bit, e memoria costituita consecutivamente da 2 **KByte** di ROM, 4 **KByte** di RAM, 4 **KByte** di FLASH. Si hanno a disposizione **chip di ROM da 1Kx8 bit, RAM da 2Kx8 bit, FLASH da 2Kx8 bit**. Si richiede lo schema dettagliato di tutti i collegamenti (usare un foglio intero) inclusi i segnali di controllo. *Suggerimento: il processore accede ad una parola di 2 byte per volta, e l'indirizzo è relativo ai byte. Assumendo che l'indirizzo sia sempre allineato alla parola, il bit meno significativo dell'indirizzo si suppone sempre a '0' e pertanto può essere ignorato e quindi non collegato.*
4. Si tracci lo schema circuitale di una porta *nand* CMOS, includendo anche i terminali di body (o bulk) di tutti i transistori.